

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-249822

(43)Date of publication of application : 27.09.1996

(51)Int.Cl.

G11B 20/10

H04L 7/08

H04L 25/40

(21)Application number : 08-002596

(71)Applicant : MATSUSHITA ELECTRIC IND CO
LTD

(22)Date of filing : 10.01.1996

(72)Inventor : KANO SHINGO

(30)Priority

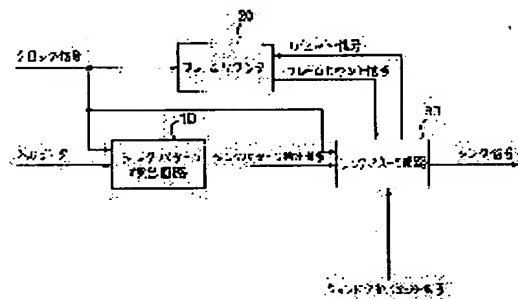
Priority number : 07 2349 Priority date : 11.01.1995 Priority country : JP

(54) SYNC DETECTION METHOD AND SYNC DETECTION CIRCUIT

(57)Abstract:

PURPOSE: To prevent malfunction of synchronization processing due to pseudo- sync pattern detection, etc., in the transfer of digital data modulated by frame synchronization.

CONSTITUTION: When a sync pattern is detected from inputted data, a sync pattern detecting circuit 10 outputs a sync pattern detection signal. When a frame counter 20 counts clock signals by bit numbers for one frame, a frame count signal is outputted. A sync managing circuit 30 sets a window time area inside depending upon the timing when the sync pattern detection signal and the frame count signal are inputted and outputs the sync signal only when the sync pattern detection signal is inputted to the window time area.



LEGAL STATUS

[Date of request for examination] 16.02.1998

[Date of sending the examiner's decision of rejection] 11.06.2002

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3377669

[Date of registration] 06.12.2002

[Number of appeal against examiner's decision] 2002-12764

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平8-249822

(43)公開日 平成8年(1996)9月27日

(51)Int.Cl. ⁶	識別記号	庁内整理番号	F I	技術表示箇所
G 1 1 B 20/10	3 5 1	9463-5D	G 1 1 B 20/10	3 5 1 Z
H 0 4 L 7/08			H 0 4 L 7/08	A
25/40		9199-5K	25/40	B

審査請求 未請求 請求項の数17 O L (全 22 頁)

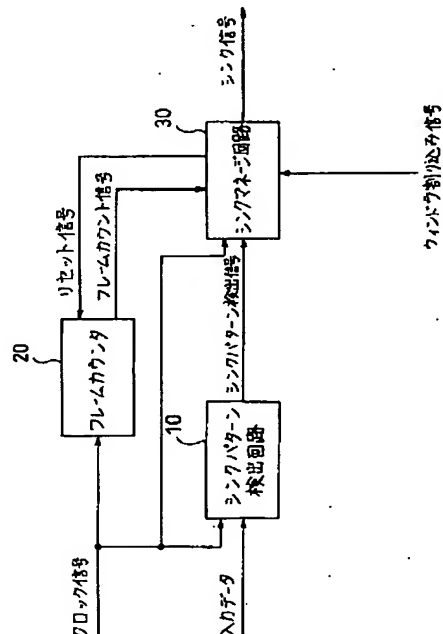
(21)出願番号	特願平8-2596	(71)出願人	000005821 松下電器産業株式会社 大阪府門真市大字門真1006番地
(22)出願日	平成8年(1996)1月10日	(72)発明者	狩野 信吾 大阪府門真市大字門真1006番地 松下電器 産業株式会社内
(31)優先権主張番号	特願平7-2349	(74)代理人	弁理士 前田 弘 (外1名)
(32)優先日	平7(1995)1月11日		
(33)優先権主張国	日本 (J P)		

(54)【発明の名称】 シンク検出方法及びシンク検出回路

(57)【要約】

【課題】 フレーム同期変調されたデジタルデータの伝送において、擬似シンクパターン検出等による同期処理の誤動作を防止するシンク検出方法及びシンク検出回路を提供する。

【解決手段】 シンクパターン検出回路10は、入力されたデータからシンクパターンを検出したとき、シンクパターン検出信号を出力する。フレームカウンタ20は、クロック信号を1フレームのビット数分カウントしたときフレームカウント信号を出力する。シンクマネージ回路30は、前記シンクパターン検出信号及びフレームカウント信号が入力されるタイミングにより内部にウィンドウ時間領域を設定し、ウィンドウ時間領域内に前記シンクパターン検出信号が入力されたときのみ、シンク信号を出力する。



【特許請求の範囲】

【請求項 1】 フレーム同期変調されたデジタルデータからシンクパターンを検出する際に、可変長のウィンドウ時間領域を設定し、過去のシンクパターン検出精度に応じて前記ウィンドウ時間領域の領域幅を制御することを特徴とするシンク検出方法。

【請求項 2】 フレーム同期変調によりシンクパターン信号が一定数のビット毎に挿入されているデジタル信号から、前記シンクパターン信号を検出してシンク信号を出力するシンク検出方法であって、前記デジタル信号から前記シンクパターン信号を持つ信号パターンと同じ信号パターンを検出したとき、シンクパターン検出信号を出力するシンクパターン検出工程と、前記シンクパターン信号の挿入と同じ時間周期を持つ可変長のウィンドウ時間領域を設定し、前記ウィンドウ時間領域内に前記シンクパターン検出信号が出力されたときに、正しいシンクパターン信号を検出したことを示す前記シンク信号を出力するシンクマネージ工程とを備えていることを特徴とするシンク検出方法。

【請求項 3】 請求項 2 に記載のシンク検出方法において、前記デジタル信号に同期しているクロック信号をカウントし、前記一定数のビット及びシンクパターン信号からなる 1 つのフレームのビット数にカウント数が達したとき、フレームカウント信号を出力するフレームカウント工程をさらに備え、前記シンクマネージ工程は、前記シンクパターン検出信号が出力されるタイミング及び前記フレームカウント信号が出力されるタイミングを基にして前記ウィンドウ時間領域の領域幅を設定する第 1 の処理と、前記ウィンドウ時間領域内に前記シンクパターン検出信号が出力されたとき前記シンク信号を出力する第 2 の処理と、前記ウィンドウ時間領域内に前記シンクパターン検出信号または前記フレームカウント信号が出力されたときリセット信号を出力する第 3 の処理とを有しており、前記フレームカウント工程は、前記リセット信号が出力されたとき、前記クロック信号のカウント数をリセットする処理を有していることを特徴とするシンク検出方法。

【請求項 4】 シンクマネージ工程は、ウィンドウ時間領域内にフレームカウント信号が出力されたとき、シンク信号を出力する第 4 の処理をさらに有していることを特徴とする請求項 3 に記載のシンク検出方法。

【請求項 5】 請求項 4 に記載のシンク検出方法において、前記シンク信号を基にして前記デジタル信号のエラーの有無を判定するエラー判定工程をさらに備えているこ

とを特徴とするシンク検出方法。

【請求項 6】 シンクマネージ工程は、外部からの割り込み信号により、ウィンドウ時間領域の領域幅を無限大にする第 5 の処理をさらに有していることを特徴とする請求項 3 ～ 5 のいずれか 1 項に記載のシンク検出方法。

【請求項 7】 請求項 4 に記載のシンク検出方法において、前記第 1、第 2 及び第 4 の各処理と同じ処理と、前記シンク信号が出力されたときウィンドウ時間領域を閉じる処理とを有している他のシンクマネージ工程をさらに備えていることを特徴とするシンク検出方法。

【請求項 8】 請求項 6 に記載のシンク検出方法において、前記第 1、第 2、第 4 及び第 5 の各処理と同じ処理と、前記シンク信号が出力されたときウィンドウ時間領域を閉じる処理とを有している他のシンクマネージ工程をさらに備えていることを特徴とするシンク検出方法。

【請求項 9】 第 1 の処理は、当初はウィンドウ時間領域の領域幅を無限大にしており、第 1 の所定回数連続してシンクパターン検出信号及びフレームカウント信号のタイミングが一致したときには、前記ウィンドウ時間領域を、領域幅を有限長にした上で前記フレームカウント信号と同じタイミングで設定し、さらに、前記ウィンドウ時間領域の領域幅を、第 2 の所定回数連続して前記シンクパターン検出信号及び前記フレームカウント信号のタイミングが一致した場合には狭くする一方、第 3 の所定回数連続して一致しなかった場合には広くする処理であることを特徴とする請求項 3 ～ 8 のいずれか 1 項に記載のシンク検出方法。

【請求項 10】 第 1 の処理は、当初はウィンドウ時間領域の領域幅を無限大にしており、第 1 の所定回数連続してシンクパターン検出信号及びフレームカウント信号のタイミングが一致したときには、前記ウィンドウ時間領域を、領域幅を有限長にした上で前記フレームカウント信号と同じタイミングで設定し、さらに、前記ウィンドウ時間領域の領域幅を、前記ウィンドウ時間領域内に前記シンクパターン検出信号が出力されることが第 2 の所定回数連続して起こった場合には狭くする一方、前記ウィンドウ時間領域内に前記シンクパターン検出信号が出力されないことが第 3 の所定回数連続して起こった場合には広くする処理を有することを特徴とする請求項 3 ～ 8 のいずれか 1 項に記載のシンク検出方法。

【請求項 11】 フレーム同期変調によりシンクパターン信号が一定数のビット毎に挿入されているデジタル信号を入力とし、該デジタル信号から前記シンクパターン信号を検出してシンク信号を出力するシンク検出回路であって、前記デジタル信号を入力とし、該デジタル信号から

前記シンクパターン信号が持つ信号パターンと同じ信号パターンを検出したとき、シンクパターン検出信号を出力するシンクパターン検出回路と、

前記シンクパターン信号の挿入と同じ時間周期を持つ可変長のウィンドウ時間領域を内部に設定し、前記ウィンドウ時間領域内に前記シンクパターン検出信号が入力されたときに正しいシンクパターン信号を検出したことを示す前記シンク信号を出力するシンクマネージ回路とを備えていることを特徴とするシンク検出回路。

【請求項 1 2】 請求項 1 1 に記載のシンク検出回路において、

前記デジタル信号に同期しているクロック信号をカウントし、前記一定数のビット及びシンクパターン信号からなる 1 つのフレームのビット数にカウント数が達したとき、フレームカウント信号を出力するフレームカウンタをさらに備え、

前記シンクマネージ回路は、

前記シンクパターン検出信号が入力されるタイミング及び前記フレームカウント信号が入力されるタイミングを基にして前記ウィンドウ時間領域の領域幅を設定する機能と、前記ウィンドウ時間領域内に前記シンクパターン検出信号が入力されたとき前記シンク信号を出力する機能と、前記ウィンドウ時間領域内に前記シンクパターン検出信号又は前記フレームカウント信号が入力されたとき前記フレームカウンタにリセット信号を出力する機能とを有しており、

前記フレームカウンタは、

前記リセット信号が入力されたとき、前記クロック信号のカウント数をリセットする機能を有していることを特徴とするシンク検出回路。

【請求項 1 3】 シンクマネージ回路は、

シンクパターン検出信号が入力されるタイミング及びフレームカウント信号が入力されるタイミングを基にしてウィンドウ時間領域の領域幅を設定し、前記ウィンドウ時間領域内と前記ウィンドウ時間領域外とにおいて論理レベルが異なる信号を出力するウィンドウ幅制御回路と、

前記ウィンドウ幅制御回路から出力される信号を入力とし、該信号の論理レベルが前記ウィンドウ時間領域内における論理レベルである間に前記シンクパターン検出信号が入力されるとき、シンク信号を出力する論理回路とを有することを特徴とする請求項 1 2 に記載のシンク検出回路。

【請求項 1 4】 請求項 1 3 に記載のシンク検出回路において、

前記論理回路は、

外部からシンク内挿許可信号によって内挿シンク信号を出力することを指示されると、前記ウィンドウ幅制御回路の出力信号の論理レベルが前記ウィンドウ時間領域内における論理レベルである間に前記フレームカウント信

号が入力されるとき、前記シンク信号を出力することを特徴とするシンク検出回路。

【請求項 1 5】 請求項 1 3 に記載のシンク検出回路において、

前記ウィンドウ幅制御回路は、

前記論理回路から前記シンク信号が出力される時、出力信号の論理レベルを前記ウィンドウ時間領域外における論理レベルに変更することを特徴とするシンク検出回路。

10 【請求項 1 6】 フレーム同期変調によりシンクパターン信号が一定数のビット毎に挿入されているデジタル信号を入力とし、該デジタル信号から前記シンクパターン信号を検出してシンク信号を出力するシンク検出回路であって、

前記デジタル信号を入力とし、該デジタル信号から前記シンクパターン信号が持つ信号パターンと同じ信号パターンを検出したとき、シンクパターン検出信号を出力するシンクパターン検出回路と、

20 前記デジタル信号に同期しているクロック信号をカウントし、前記一定数のビット及びシンクパターン信号からなる 1 つのフレームのビット数にカウント数が達したとき、フレームカウント信号を出力するフレームカウンタと、

前記シンクパターン信号の挿入と同じ時間周期を持つ可変長の第 1 のウィンドウ時間領域及び第 2 のウィンドウ時間領域を前記シンクパターン検出信号が入力されるタイミング及び前記フレームカウント信号が入力されるタイミングを基にして内部に設定し、前記第 1 のウィンドウ時間領域内に前記シンクパターン検出信号が入力されたときに第 1 のシンク信号を出力する一方、前記第 2 のウィンドウ時間領域内に前記シンクパターン検出信号が入力されたときに第 2 のシンク信号を出力すると共に前記第 2 のウィンドウ時間領域を閉じるシンクマネージ回路とを備え、

前記シンクマネージ回路は、前記第 1 のウィンドウ時間領域内に前記シンクパターン検出信号又は前記フレームカウント信号が入力されたとき前記フレームカウンタにリセット信号を出力し、

40 前記フレームカウンタは、前記リセット信号が入力されたとき前記クロック信号のカウント数をリセットすることを特徴とするシンク検出回路。

【請求項 1 7】 請求項 1 6 に記載のシンク検出回路において、

前記シンクマネージ回路は、

前記シンクパターン検出信号が入力されるタイミング及び前記フレームカウント信号が入力されるタイミングを基にして前記第 1 のウィンドウ時間領域の領域幅を設定し、前記第 1 のウィンドウ時間領域内と前記第 1 のウィンドウ時間領域外とにおいて論理レベルが異なる信号を出力する第 1 のウィンドウ幅制御回路と、

前記第1のウィンドウ幅制御回路から出力される信号を入力とし、該信号の論理レベルが前記第1のウィンドウ時間領域内における論理レベルである間に前記シンクパターン検出信号が入力されると、前記第1のシンク信号を出力する第1の論理回路と、

前記シンクパターン検出信号が入力されるタイミング及び前記フレームカウント信号が入力されるタイミングを基にして前記第2のウィンドウ時間領域の領域幅を設定し、前記第2のウィンドウ時間領域内と前記第2のウィンドウ時間領域外とにおいて論理レベルが異なる信号を出力する第2のウィンドウ幅制御回路と、

前記第2のウィンドウ幅制御回路から出力される信号を入力とし、該信号の論理レベルが前記第2のウィンドウ時間領域内における論理レベルである間に前記シンクパターン検出信号が入力されると、前記第2のシンク信号を出力する第2の論理回路とを有し、

前記第2のウィンドウ幅制御回路は、前記第2の論理回路から前記第2のシンク信号が出力されると、出力信号の論理レベルを前記第2のウィンドウ時間領域外における論理レベルに変更することを特徴とするシンク検出回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、フレーム同期変調されたデジタルデータから同期用シンクパターンを検出するシンク検出方法及びシンク検出回路に関するものであり、特に、過去のシンクパターン検出情報から以降のシンクパターン検出の条件を制御することにより、疑似シンクパターン等によるシンク検出の誤動作を防止するシンク検出方法及びシンク検出回路に関する。

【0002】

【従来の技術】デジタルデータの伝送において、データのある一定数のビット毎にきり分けてそれぞれを1つのフレームとし、変調時に各フレームデータのヘッダ部分にフレームの区切りを表わすためのシンクパターンを付加し、データの受信部ではそのシンクパターンを検出することにより同期処理を行う、いわゆるフレーム同期変調方式が、従来から利用されている。

【0003】フレーム同期変調方式が利用されている例として、ミニディスク（MD）装置について説明する。図12は、ミニディスク装置の構成の概略を示すブロック図である。

【0004】音声再生時には、ディスクから読み込まれたEFM信号は、EFM復調によりデジタルデータに変換された後、メモリに一時格納される。ECC回路によりエラー訂正された後、圧縮を解かれて音楽用デジタルデータに変換される。音楽用デジタルデータはD/A変換されてスピーカから出力されるか、あるいはPCM信号として別の装置に送られる。

【0005】音声録音時には、外部から入力されたPC

M信号、またはマイク等で入力された音声信号がA/D変換されてきた音楽用デジタルデータが圧縮され、ECC回路によりエラー訂正用コード等が付加された後、EFM変調されてディスクに書き込まれる。

【0006】また、ディスクアドレスを示すADIP信号は、ADIP回路によりデジタルデータに変換された後、アドレス信号として外部制御回路等に送られる。

【0007】EFM信号、ADIP信号、及びミニディスク装置内のデジタルデータにはすべてシンクパターンが含まれており、ミニディスク装置の各部は、そのシンクパターンを検出することにより同期をとり処理を行っている。

【0008】図13は、EFM復調回路の構成の概略を示すブロック図である。EFM復調回路に入力されたEFM信号は、シンク検出回路60及び14-8変換回路62に入力される。シンク検出回路60は、EFM信号に対してシンクパターンを検出したときシンク信号を出力する。14-8変換回路62は、シンク検出回路60から出力されたシンク信号によって同期をとり、EFM信号をEFM復調データに復調する。

【0009】図14は、実際のシンクパターンの例である。（a）はEFM信号におけるシンクパターン、（b）はADIP信号におけるシンクパターンである。シンクパターンデコード値において、“1”は信号の反転を意味し、“0”は信号の非反転を意味している。シンクパターンには、各信号のデータ部には決して表れることのない信号パターンが選択されている。

【0010】したがって、図12に示したミニディスク装置のような装置においては、シンクパターンを正確に検出することが極めて重要となる。すなわち、誤動作の少ない優れたシンク検出方法を採用することが、装置に正常な動作をさせる大きなポイントとなる。

【0011】

【発明が解決しようとする課題】しかしながら、従来のシンク検出方法には、以下のような問題点がある。

【0012】シンクパターンは、各信号のデータ部の変調結果とはパターンマッチングしないように定められている。したがって、デジタル信号の伝送路の信頼性が極めて高い場合には、フレームの復調は正確に行われる。しかし、実際の伝送路では伝送エラーがある確率で発生するため、以下のように、フレームの復調が正確に行われない場合がある。

【0013】まず、シンクパターン自体が伝送エラーにより変化した場合である。このとき、データ受信側ではシンクパターンが検出できないためフレームの復調ができなくなる。

【0014】また、信号のデータ部が伝送エラーにより変化し、シンクパターンと同じ信号パターン、いわゆる疑似シンクパターンが発生する場合である。このとき、データ受信側では疑似シンクパターンを正常シンクパタ

ーンと認識してしまい、フレームの復調を誤って行ってしまう。

【0015】このような誤動作を防ぐため、従来では、例えば特開昭61-101139に示されているように、正しいシンク位置近傍にウィンドウ時間領域を設定し、ウィンドウ時間領域以外ではシンクパターン検出を行わない方法、あるいは予想されるシンク位置にシンクパターンが検出されない場合には、仮のシンクパターン検出信号を内挿する等の方法が採用されている。

【0016】しかし、特開昭61-101139に示されている構成には、以下のような問題点があった。

【0017】まず、ウィンドウ時間領域の領域幅が固定であり、シンクパターンが検出されないときはウィンドウ時間領域の領域幅を無限大にしてシンクパターンを探すという動作を行うので、このとき、疑似シンクパターンを検出することによる誤動作の発生確率が著しく増加する。

【0018】また、シンクパターンの検出の精度を向上させるためにデータのエラー判定の結果を利用しているが、エラー判定は、本来、正しいシンクパターンの検出を前提に行われるものであり、前提が必ずしも保証されていないエラー判定に基づくシンクパターンの検出は、構成自体に矛盾があり、効果が得られない。

【0019】さらに、ミニディスク装置における曲跳し再生等の、通常とは異なる動作時の対応が考慮されていない。

【0020】前記のような問題に鑑み、本発明は、フレーム同期変調されたデジタルデータからシンクパターンを検出する際に疑似シンクパターン等によるシンク検出の誤動作を防止できる、従来よりも格段に検出精度の優れたシンク検出方法及びシンク検出回路を提供することを目的とする。

【0021】

【課題を解決するための手段】前記の目的を達成するため、本発明は、可変長のウィンドウ時間領域を設定し、過去のシンクパターン検出精度に応じてウィンドウ時間領域の領域幅を制御するものである。また、外部からの割り込み信号によって、ウィンドウ時間領域の領域幅を無限大にできるようにするものである。

【0022】具体的に請求項2の発明が講じた解決手段は、フレーム同期変調により、シンクパターン信号が一定数のビット毎に挿入されているデジタル信号から、前記シンクパターン信号を検出してシンク信号を出力するシンク検出方法を対象とし、前記デジタル信号から前記シンクパターン信号が持つ信号パターンと同じ信号パターンを検出したとき、シンクパターン検出信号を出力するシンクパターン検出工程と、前記シンクパターン信号の挿入と同じ時間周期を持つ可変長のウィンドウ時間領域を設定し、前記ウィンドウ時間領域内に前記シンクパターン検出信号が出力されたときに、正しいシンク

パターン信号を検出したことを示すシンク信号を出力するシンクマネージ工程とを備えている構成とするものである。

【0023】請求項2の発明の構成により、フレーム同期変調されたデジタル信号にシンクパターン信号と同じ信号パターンがあると、シンクパターン検出工程においてシンクパターン検出信号が出力される。シンクマネージ工程において、正しいシンクパターン信号と同じ時間周期を持つウィンドウ時間領域が設定されており、該ウィンドウ時間領域内に前記シンクパターン検出信号が出力されたときに、シンク信号が出力される。このことにより、正しいシンクパターン信号が挿入されているタイミングの近傍においてのみシンクパターンマッチングが行われることになり、擬似シンクパターンを検出したシンクパターン検出信号は取り除かれ、前記シンク信号は、正しいシンクパターン信号を検出したときのみ出力される。また、前記ウィンドウ時間領域の領域幅は可変長であるので、デジタル信号の伝走路の信頼性等に応じて任意に設定することができ、さらに、シンクパターン信号の検出状況に応じて適宜制御することができ

る。

【0024】請求項3の発明は、請求項2の発明の構成に、前記デジタル信号に同期しているクロック信号をカウントし、前記一定数のビット及びシンクパターン信号からなる1つのフレームのビット数にカウント数が達したとき、フレームカウント信号を出力するフレームカウント工程をさらに備え、前記シンクマネージ工程は、前記シンクパターン検出信号が出力されるタイミング及び前記フレームカウント信号が出力されるタイミングを基にして前記ウィンドウ時間領域の領域幅を設定する第1の処理と、前記ウィンドウ時間領域内に前記シンクパターン検出信号が出力されたとき前記シンク信号を出力する第2の処理と、前記ウィンドウ時間領域内に前記シンクパターン検出信号または前記フレームカウント信号が出力されたときリセット信号を出力する第3の処理とを有しており、前記フレームカウント工程は、前記リセット信号が出力されたとき、前記クロック信号のカウント数をリセットする処理を有している構成を付加するものである。

【0025】請求項3の発明の構成により、ウィンドウ時間領域の領域幅は、シンクパターン検出信号のタイミング及びフレームカウント工程において出力されるフレームカウント信号のタイミングを基にして設定される。また、ウィンドウ時間領域内に前記シンクパターン検出信号または前記フレームカウント信号が出力されたときにリセット信号が出力され、フレームカウント工程におけるカウントは該リセット信号によりリセットされるので、前記フレームカウント信号のタイミングが修正される。このことにより、シンクパターン信号のタイミングがずれても、前記ウィンドウ時間領域の領域幅を適宜制

御することができる。

【0026】請求項4の発明は、請求項3の発明の構成に、前記シンクマネージ工程は、前記ウィンドウ時間領域内に前記フレームカウント信号が出力されたとき、前記シンク信号を出力する第4の処理をさらに有している構成を付加するものである。

【0027】請求項4の発明の構成により、シンクパターンが検出できなかったフレームにおいても、ウィンドウ時間領域内にフレームカウント信号が出力されたときにシンク信号が出力される。このことにより、デジタル信号の各フレームにおいてシンク信号が欠落することがなくなる。

【0028】請求項5の発明は、請求項4の発明の構成に、前記シンク信号を基にして前記デジタル信号のエラーの有無を判定するエラー判定工程をさらに備えている構成を付加するものである。

【0029】請求項5の発明の構成により、エラー判定工程において、欠落のないシンク信号を基にしてエラーの有無を判定することができる。

【0030】請求項6の発明は、請求項3～5のいずれか1項の発明の構成に、前記シンクマネージ工程は、外部からの割り込み信号により、前記ウィンドウ時間領域の領域幅を無限大にする第5の処理をさらに有している構成を付加するものである。

【0031】請求項6の発明の構成により、外部からの割り込み信号によりウィンドウ時間領域の領域幅は無限大になるので、通常とは異なる動作をさせる場合にも即時対応することができる。

【0032】請求項7の発明は、請求項4の発明の構成に、前記第1、第2及び第4の各処理と同じ処理と、前記フレームカウント信号が出力されたとき前記ウィンドウ時間領域を閉じる処理とを有している他のシンクマネージ工程をさらに備えている構成を付加するものである。

【0033】請求項8の発明は、請求項6の発明の構成に、前記第1、第2、第4及び第5の各処理と同じ処理と、前記フレームカウント信号が出力されたとき前記ウィンドウ時間領域を閉じる処理とを有している他のシンクマネージ工程をさらに備えている構成を付加するものである。

【0034】請求項7及び8の発明の構成により、フレームカウント信号が出力されたとき、他のシンクマネージ工程においてウィンドウ時間領域は閉じられる。シンクパターン信号のタイミングが後ろにずれた場合、フレームカウント信号が出力されたためにシンク信号が出力された後、前記シンクマネージ工程においては、ウィンドウ時間領域内にシンクパターン検出信号が出力されたためにシンク信号が出力されるときがあるが、前記他のシンクマネージ工程においては、シンクパターン検出信号が出力されたときウィンドウ時間領域は必ず閉じられ

ているのでシンク信号は出力されない。このことにより、前記他のシンクマネージ工程においては、1つのフレームにつき2つ以上のシンク信号が出力されることはない。

【0035】請求項9の発明は、請求項3～8のいずれか1項の発明の構成に、前記第1の処理は、当初は前記ウィンドウ時間領域の領域幅を無限大にしており、第1の所定回数連続して前記シンクパターン検出信号及び前記フレームカウント信号のタイミングが一致したときには、前記ウィンドウ時間領域を、領域幅を有限長にした上で前記フレームカウント信号と同じタイミングで設定し、さらに、前記ウィンドウ時間領域の領域幅を、第2の所定回数連続して前記シンクパターン検出信号及び前記フレームカウント信号のタイミングが一致した場合には狭くする一方、第3の所定回数連続して一致しなかった場合には広くする処理である構成を付加するものである。

【0036】請求項9の発明の構成により、ウィンドウ時間領域は、初めは領域幅を無限大にされており、シンクパターン検出信号及びフレームカウント信号のタイミングが第1の所定回数連続して一致したとき、領域幅を有限長にされた上で前記フレームカウント信号と同じタイミングで設定される。さらに、シンクパターン検出信号及びフレームカウント信号のタイミングが第2の所定回数連続して一致した場合、領域幅は狭められ、第3の所定回数連続して一致しなかった場合、領域幅は広げられる。このことにより、シンクパターン信号のタイミングがずれても、前記ウィンドウ時間領域の領域幅を適宜制御することができる。

【0037】請求項10の発明は、請求項3～8のいずれか1項の発明の構成に、前記第1の処理は、当初は前記ウィンドウ時間領域の領域幅を無限大にしており、第1の所定回数連続して前記シンクパターン検出信号及び前記フレームカウント信号のタイミングが一致したときには、前記ウィンドウ時間領域を、領域幅を有限長にした上で前記フレームカウント信号と同じタイミングで設定し、さらに、前記ウィンドウ時間領域の領域幅を、前記ウィンドウ時間領域内に前記シンクパターン検出信号が出力されることが第2の所定回数連続して起こった場合には狭くする一方、前記ウィンドウ時間領域内に前記シンクパターン検出信号が出力されないことが第3の所定回数連続して起こった場合には広くする処理を有する構成を付加するものである。

【0038】請求項10の発明の構成により、ウィンドウ時間領域は、初めは領域幅を無限大にされており、シンクパターン検出信号及びフレームカウント信号のタイミングが第1の所定回数連続して一致したとき、領域幅を有限長にされた上で前記フレームカウント信号と同じタイミングで設定される。さらに、ウィンドウ領域内にシンクパターン検出信号が出力されることが第2の所定

回数連続して起こった場合、領域幅は狭められ、ウィンドウ領域内にシンクパターン検出信号が出力されないことが第3の所定回数連続して起こった場合、領域幅は広げられる。このことにより、シンクパターン信号のタイミングがずれても、前記ウィンドウ時間領域の領域幅を適宜制御することができる。

【0039】また、請求項11の発明が講じた解決手段は、フレーム同期変調によりシンクパターン信号が一定数のビット毎に挿入されているデジタル信号を入力とし、該デジタル信号から前記シンクパターン信号を検出してシンク信号を出力するシンク検出回路を対象とし、前記デジタル信号を入力とし、該デジタル信号から前記シンクパターン信号が持つ信号パターンと同じ信号パターンを検出したとき、シンクパターン検出信号を出力するシンクパターン検出回路と、前記シンクパターン信号の挿入と同じ時間周期を持つ可変長のウィンドウ時間領域を内部に設定し、前記ウィンドウ時間領域内に前記シンクパターン検出信号が入力されたときに正しいシンクパターン信号を検出したことを示す前記シンク信号を出力するシンクマネージ回路とを備えている構成とするものである。

【0040】請求項11の発明の構成により、フレーム同期変調されたデジタル信号にシンクパターン信号と同じ信号パターンがあると、シンクパターン検出回路によってシンクパターン検出信号が出力される。シンクマネージ回路内部には、正しいシンクパターン信号と同じ時間周期を持つウィンドウ時間領域が設定されており、該ウィンドウ時間領域内に前記シンクパターン検出信号が入力されたときに、シンクマネージ回路はシンク信号を出力する。このことにより、正しいシンクパターン信号が挿入されているタイミングの近傍においてのみシンクパターンマッチングが行われることになり、擬似シンクパターンを検出したシンクパターン検出信号は取り除かれ、前記シンク信号は、正しいシンクパターン信号を検出したときにのみ出力される。また、前記ウィンドウ時間領域の領域幅は可変長であるので、デジタル信号の伝走路の信頼性等に応じて任意に設定することができ、さらに、シンクパターン信号の検出状況に応じて適宜制御することができる。

【0041】請求項12の発明は、請求項11の発明の構成に、前記デジタル信号に同期しているクロック信号をカウントし、前記一定数のビット及びシンクパターン信号からなる1つのフレームのビット数にカウント数が達したとき、フレームカウント信号を出力するフレームカウンタをさらに備え、前記シンクマネージ回路は、前記シンクパターン検出信号が入力されるタイミング及び前記フレームカウント信号が入力されるタイミングを基にして前記ウィンドウ時間領域の領域幅を設定する機能と、前記ウィンドウ時間領域内に前記シンクパターン検出信号が入力されたとき前記シンク信号を出力する機

能と、前記ウィンドウ時間領域内に前記シンクパターン検出信号又は前記フレームカウント信号が入力されたとき前記フレームカウンタにリセット信号を出力する機能とを有しており、前記フレームカウンタは、前記リセット信号が入力されたとき、前記クロック信号のカウント数をリセットする機能を有している構成を付加するものである。

【0042】請求項13の発明は、請求項12の発明の構成に、シンクマネージ回路は、シンクパターン検出信号が入力されるタイミング及びフレームカウント信号が入力されるタイミングを基にしてウィンドウ時間領域の領域幅を設定し、前記ウィンドウ時間領域内と前記ウィンドウ時間領域外とにおいて論理レベルが異なる信号を出力するウィンドウ幅制御回路と、前記ウィンドウ幅制御回路から出力される信号を入力とし、該信号の論理レベルが前記ウィンドウ時間領域内における論理レベルである間に前記シンクパターン検出信号が入力されるとき、シンク信号を出力する論理回路とを有する構成を付加するものである。

【0043】請求項14の発明は、請求項13の発明の構成に、前記論理回路は、外部からシンク内挿許可信号によって内挿シンク信号を出力することを指示されると、前記ウィンドウ幅制御回路の出力信号の論理レベルが前記ウィンドウ時間領域内における論理レベルである間に前記フレームカウント信号が入力されるとき、前記シンク信号を出力する構成を付加するものである。

【0044】請求項15の発明は、請求項13の発明の構成に、前記ウィンドウ幅制御回路は、前記論理回路から前記シンク信号が出力されるとき、出力信号の論理レベルを前記ウィンドウ時間領域外における論理レベルに変更する構成を付加するものである。

【0045】また、請求項16の発明が講じた解決手段は、フレーム同期変調によりシンクパターン信号が一定数のビット毎に挿入されているデジタル信号を入力とし、該デジタル信号から前記シンクパターン信号を検出してシンク信号を出力するシンク検出回路を対象とし、前記デジタル信号を入力とし、該デジタル信号から前記シンクパターン信号が持つ信号パターンと同じ信号パターンを検出したとき、シンクパターン検出信号を出力するシンクパターン検出回路と、前記デジタル信号に同期しているクロック信号をカウントし、前記一定数のビット及びシンクパターン信号からなる1つのフレームのビット数にカウント数が達したとき、フレームカウント信号を出力するフレームカウンタと、前記シンクパターン信号の挿入と同じ時間周期を持つ可変長の第1のウィンドウ時間領域及び第2のウィンドウ時間領域を前記シンクパターン検出信号が入力されるタイミング及び前記フレームカウント信号が入力されるタイミングを基にして内部に設定し、前記第1のウィンドウ時間領域内に前記シンクパターン検出信号が入力されたときに

第 1 のシンク信号を出力する一方、前記第 2 のウィンドウ時間領域内に前記シンクパターン検出信号が入力されたときに第 2 のシンク信号を出力すると共に前記第 2 のウィンドウ時間領域を閉じるシンクマネージ回路とを備え、前記シンクマネージ回路は、前記第 1 のウィンドウ時間領域内に前記シンクパターン検出信号又は前記フレームカウンタ信号が入力されたとき前記フレームカウンタにリセット信号を出力し、前記フレームカウンタは、前記リセット信号が入力されたとき前記クロック信号のカウンタ数をリセットする構成とするものである。

【0046】請求項 16 の発明の構成により、フレーム同期変調されたデジタル信号にシンクパターン信号と同じ信号パターンがあると、シンクパターン検出回路によってシンクパターン検出信号が出力される。シンクマネージ回路内部には正しいシンクパターン信号と同じ時間周期を持つ第 1 及び第 2 のウィンドウ時間領域が設定されており、第 1 のウィンドウ時間領域内に前記シンクパターン検出信号が入力されたときに第 1 のシンク信号が出力される一方、第 2 のウィンドウ時間領域内に前記シンクパターン検出信号が入力されたときに第 2 のシンク信号が出力される。このため、正しいシンクパターン信号が挿入されているタイミングの近傍においてのみシンクパターンマッチングが行われることになり、擬似シンクパターンを検出したシンクパターン検出信号は取り除かれる。また、前記ウィンドウ時間領域の領域幅は可変長であるので、デジタル信号の伝走路の信頼性等に応じて任意に設定することができ、シンクパターン信号の検出状況に応じて適宜制御することができる。さらに、前記第 2 のシンク信号が出力されると前記第 2 のウィンドウ時間領域が閉じられるので、1 つのフレームにつき 2 つ以上の第 2 のシンク信号が出力されることを確実に防止することができる。

【0047】請求項 17 の発明は、請求項 16 の発明の構成に、前記シンクマネージ回路は、前記シンクパターン検出信号が入力されるタイミング及び前記フレームカウンタ信号が入力されるタイミングを基にして前記第 1 のウィンドウ時間領域の領域幅を設定し、前記第 1 のウィンドウ時間領域内と前記第 1 のウィンドウ時間領域外とにおいて論理レベルが異なる信号を出力する第 1 のウィンドウ幅制御回路と、前記第 1 のウィンドウ幅制御回路から出力される信号を入力とし、該信号の論理レベルが前記第 1 のウィンドウ時間領域内における論理レベルである間に前記シンクパターン検出信号が入力されるとき、前記第 1 のシンク信号を出力する第 1 の論理回路と、前記シンクパターン検出信号が入力されるタイミング及び前記フレームカウンタ信号が入力されるタイミングを基にして前記第 2 のウィンドウ時間領域の領域幅を設定し、前記第 2 のウィンドウ時間領域内と前記第 2 のウィンドウ時間領域外とにおいて論理レベルが異なる信号を出力する第 2 のウィンドウ幅制御回路と、前記第 2

のウィンドウ幅制御回路から出力される信号を入力とし、該信号の論理レベルが前記第 2 のウィンドウ時間領域内における論理レベルである間に前記シンクパターン検出信号が入力されるとき、前記第 2 のシンク信号を出力する第 2 の論理回路とを有し、前記第 2 のウィンドウ幅制御回路は、前記第 2 の論理回路から前記第 2 のシンク信号が出力されると、出力信号の論理レベルを前記第 2 のウィンドウ時間領域外における論理レベルに変更する構成を付加するものである。

10 【0048】

【発明の実施の形態】以下、本発明の実施形態に係るシンク検出方法及びシンク検出回路について、図面を参照しながら説明する。

【0049】（第 1 の実施形態）図 1 は、本発明の第 1 の実施形態に係るシンク検出回路の構成図である。図 1 において、10 はシンクパターン検出回路、20 はフレームカウンタ、30 はシンクマネージ回路である。

【0050】シンクパターン検出回路 10 は、入力されるデジタルデータに対してシンクパターンマッチングを行い、シンクパターンと同じビットパターンを検出したとき、シンクパターン検出信号を出力する。

【0051】フレームカウンタ 20 は、入力されるクロック信号を、入力されるデジタルデータ 1 フレームのビット数分カウントしたとき、フレームカウンタ信号を出力する。また、シンクマネージ回路 30 からリセット信号が入力されたとき、クロック信号のカウントはリセットされる。

【0052】シンクマネージ回路 30 は、入力されたシンクパターン検出信号及びフレームカウンタ信号に応じて、シンク信号と同じ周期を持つ可変長のウィンドウ時間領域を回路内部で設定する。シンクパターン検出信号がウィンドウ時間領域内に入力されたときは、シンク信号を出力し、シンクパターン検出信号がウィンドウ時間領域外に入力されたときは、シンク信号を出力しない。また、ウィンドウ時間領域内にシンク検出信号が入力されたとき及びフレームカウンタ信号が入力されたとき、リセット信号をフレームカウンタ 20 に出力する。

【0053】図 1 に示すシンク検出回路において実施されるシンク検出方法について説明する。

【0054】図 2 は、本実施形態におけるウィンドウ時間領域の設定方法を示すフローチャートである。また、図 3、図 4 及び図 5 は、本実施形態に係るシンク検出方法における動作を説明するためのタイミングチャートである。ウィンドウ時間領域はパルス信号の形で記しており、パルス信号が“H”レベルのとき、ウィンドウ時間領域が設定されていることを表している。

【0055】まず、ステップ S1 において、ウィンドウ時間領域の領域幅は無限大に設定される。図 3 において、初めはウィンドウ時間領域を表すパルス信号は“H”レベルのままである。このとき、シンクマネージ

回路30は、シンクパターン検出信号が入力されるとそのままシンク信号を出力する。また同時に、リセット信号も出力する。リセット信号が入力されたフレームカウンタ20は、クロック信号のカウントを一旦リセットし、再びカウントを始める。正常時には、シンクパターン検出信号とフレームカウント信号とのタイミングは一致している。

【0056】次に、ステップS2及びS3において、シンクパターン検出信号とフレームカウント信号とが特定回数連続して同時に入力されたか否かを判断する。図3においては、この特定回数を2回としている。シンクパターン検出信号とフレームカウント信号とが2回連続して同時に入力されたので、ステップS4において、ウィンドウ時間領域の領域幅を有限長に設定し、ステップS5において、フレームカウント信号の近傍にウィンドウ時間領域を設定する。フレームカウント信号近傍にウィンドウ時間領域を設定することにより、疑似シンクパターンを検出するという誤動作を防止することができる。

【0057】次に、ステップS6において、シンクパターン検出信号とフレームカウント信号とが同時に入力されたか否かを判断する。同時に入力された場合、ステップS7において、同時に入力されることが特定回数連続しているか否かを判断し、特定回数連続している場合には、ステップS9において、ウィンドウ時間領域の領域幅を狭くする。

【0058】図4は、ウィンドウ時間領域の領域幅を狭くするときのタイミングチャートを示している。ただし、図4において、特定回数は2回としている。シンクパターン検出信号とフレームカウント信号とが2回連続して同時に入力されたので、次のウィンドウ時間領域を狭くし、さらに、シンクパターン検出信号とフレームカウント信号とが2回連続して同時に入力されたので、次のウィンドウ時間領域を狭くする。

【0059】なお、図4においては、ウィンドウ時間領域の領域幅をシンクパターン検出信号と同じ幅まで狭くしているが、実際の回路に利用する場合は、伝走路の信頼性などに応じて、若干の余裕をもたせてもかまわない。また、図4は、図3に続くものではない。

【0060】また、ステップS6において、シンクパターン検出信号とフレームカウント信号とが同時に入力されていないと判断された場合、ステップS8において、同時に入力されていないことが特定回数連続しているか否かを判断し、特定回数連続している場合には、ステップS10において、ウィンドウ時間領域の領域幅を広くする。

【0061】図5は、ウィンドウ時間領域の領域幅を広くするときのタイミングチャートを示している。2つめのシンクパターン検出信号から、タイミングが前にずれたためにウィンドウ時間領域から外れて、シンク信号が出力されなくなっている。このとき、リセット信号も出

力されないのでフレームカウント信号のタイミングは変化しない。したがって、シンクパターン検出信号とフレームカウント信号とは同時には入力されない。

【0062】シンクパターン検出信号とフレームカウント信号とが同時に入力されないことが特定回数連続した場合、次のウィンドウ時間領域を広くする。図5において、特定回数は2回としている。ウィンドウ時間領域が広げられたため、次のシンクパターン検出信号はウィンドウ時間領域内に入るので、シンク信号が出力される。このとき、リセット信号も出力されるので、フレームカウンタ20はリセットされ、フレームカウント信号のタイミングが変化し、以後、シンクパターン検出信号とフレームカウント信号とが同時に入力される。また、ウィンドウ時間領域のタイミングもフレームカウント信号のタイミングと共に変化する。

【0063】このように、ウィンドウ時間領域の領域幅を可変にし、シンクパターン検出信号とフレームカウント信号とのタイミングにより領域幅を変化させることによって、疑似シンクパターンを検出することによる誤動作を防止でき、しかも、シンクパターンのタイミングがずれた場合でも、即座に同期をとることができる。

【0064】また、ステップS6における判断条件を、シンクパターン検出信号がウィンドウ時間領域において入力されているか否か、に変更してもかまわない。すなわち、シンクパターン検出信号が特定回数連続してウィンドウ時間領域において入力された場合は、次のウィンドウ時間領域の領域幅を狭くし、シンクパターン検出信号が特定回数連続してウィンドウ時間領域において入力されなかった場合は、次のウィンドウ時間領域の領域幅を広くするといった制御を行っても、本実施形態と同等の効果が得られる。

【0065】(第2の実施形態) 図1には図示されていないエラー検出回路は、入力されるデータにエラーがあるか否かを判定し、エラー判定の結果を出力する。このとき、シンクマネージ回路30から出力されるシンク信号を基準にしてデータを切り分けて、エラー判定を行う。また、外部の回路が入力データを読み出す際にも、シンクマネージ回路30から出力されるシンク信号を基準にする。

【0066】ここで、シンク信号の欠落が問題となる。図5に示すタイミングチャートのようにシンク信号が欠落した場合、エラー検出回路はシンク信号が欠落している間を1つのフレームとして認識してしまい、誤動作する。また、外部の回路が入力データを読み出す際にも、複数のフレームデータを1つのフレームデータと認識してしまう。このような誤動作を防ぐためには、1つのフレームに対して少なくとも1つのシンク信号を発生させることが必要となる。

【0067】本実施形態は、シンク信号が出力されないフレームにおいて、内挿シンク信号を出力することを特

10

20

30

40

50

徴とする。内挿シンク信号は、フレームカウント信号が
入力されたときに出力する。内挿シンク信号以外のシン
ク信号の出力方法、リセット信号の出力方法、及びウィ
ンドウ時間領域の設定方法については、第 1 の実施形態
と同様である。

【0068】図 6 は、本発明の第 2 の実施形態に係るシ
ンク検出方法における動作を説明するためのタイミング
チャートである。

【0069】まず、データ伝送のエラーにより正しいシ
ンクパターンが検出できなかったとき、すなわちシンク
パターン信号が入力されなかったとき、フレームカウン
ト信号が入力されたときに内挿シンク信号が出力され
る。

【0070】また、シンクパターン検出信号のタイミン
グが後ろにずれてウィンドウ時間領域から外れた場合、
シンク信号は出力されない。しかし、フレームカウン
ト信号が入力されたときに、内挿シンク信号が出力され
る。

【0071】シンクパターン検出信号とフレームカウン
ト信号とが 2 回連続して同時には入力されなかったの
で、次のウィンドウ時間領域は広くなる。すると、次の
シンクパターン検出信号はウィンドウ時間領域内に入力
されるので、シンク信号が出力される。また、フレーム
カウント信号が入力されたとき、内挿シンク信号が出力
される。

【0072】エラー判定回路は、内挿シンク信号を含め
たこのシンク信号を基にエラー判定を行う。

【0073】第 1 の実施形態によると、データ伝送のエ
ラーにより正しいシンクパターンが検出できなかったと
き、シンク信号が出力されない。しかしながら、本実施
形態によると、フレームカウント信号のタイミングで内
挿シンク信号が出力されるため、シンク信号の欠落がな
くなる。したがって、例えば、エラー判定回路によるエ
ラー判定も正しく実行されるので、データの採用の可否
が正確に判断できる。

【0074】(第 3 の実施形態) 図 1 2 に示したような
ミニディスク装置において、曲とばし再生やトラッキ
ングオフのような通常とは異なる動作をさせる場合には、
ADIP 信号におけるシンクパターン検出を即座に行わ
なければならない。

【0075】こういった動作に対応するため、本発明の
第 3 の実施形態に係るシンク検出方法においては、ウィ
ンドウ割り込み信号による処理を設けており、ウィンド
ウ割り込み信号が入力されたときにはウィンドウ時間領
域の領域幅を無限大にするようにしている。シンク信号
及び内挿シンク信号の出力方法、リセット信号の出力方
法、及びウィンドウ割り込み信号が入力されたとき以外
のウィンドウ時間領域の設定方法については、第 2 の実
施形態と同様である。

【0076】図 7 は、本発明の第 3 の実施形態に係るシ

ンク検出方法における動作を説明するためのタイミング
チャートである。

【0077】1 つめのシンクパターン検出信号はフレー
ムカウント信号と同時に入力されるので、同時にリセッ
ト信号及びシンク信号が出力される。2 つめのシンクパ
ターン検出信号は、タイミングが後ろにずれたためにウ
ィンドウ時間領域から外れ、したがって、シンク信号も
リセット信号も出力されない。フレームカウント信号が
入力されると、内挿シンク信号とリセット信号とが出力
される。

【0078】ここで、ウィンドウ割り込み信号が入力さ
れたとする。すると、ウィンドウ時間領域の領域幅が無
限大に設定される。

【0079】このウィンドウ時間領域において、まず、
シンクパターン検出信号またはフレームカウント信号の
いずれか早い方が入力されたとき、シンク信号が出力さ
れる。以後、このシンク信号が出力されてからウィンド
ウ時間領域が閉じられるまで(図 7 において、右下がり
の斜線部分)は、シンクパターン検出信号またはフレー
ムカウント信号のうちいずれか 1 つが入力されたときは
シンク信号は出力されない。シンクパターン検出信号及
びフレームカウント信号が同時に入力されたときのみシ
ンク信号が出力される。また、リセット信号は、シンク
パターン検出信号またはフレームカウント信号が入力さ
れたときに出力される。

【0080】シンクパターン検出信号及びフレームカウ
ント信号が同時に入力されると、シンク信号が出力され
た後、無限大に設定されたウィンドウ時間領域が閉じら
れる。

【0081】このようにすると、シンクパターンのタイ
ミングがずれても、ウィンドウ割り込み信号を入力する
ことにより、正しいシンクパターンを即座に検出するこ
とができる。

【0082】なお、ここでは、ウィンドウ時間領域を閉
じる条件を、シンクパターン検出信号とフレームカウ
ント信号とが同時に入力されることとしたが、シンクパ
ターン検出信号とフレームカウント信号とが特定回数連続
して同時に入力されることとしてもよい。

【0083】図 8 は、第 3 の実施形態に係るシンク検出
回路におけるシンクマネージ回路の構成を示すブロック
図であり、図 1 に示すシンクマネージ回路 3 0 に対応し
ている。外部からクロック信号、シンクパターン検出信
号、フレームカウント信号及びウィンドウ割り込み信号
が入力され、シンク信号及びリセット信号を出力する。
また、内挿シンク信号を出力するか否かを制御するシン
ク内挿許可信号が外部から与えられる。

【0084】一致検出回路 3 1 は、シンクパターン検出
信号とフレームカウント信号とが一致したとき、信号を
出力する。不一致検出回路 3 2 は、シンクパターン検出
信号とフレームカウント信号とが一致しないとき、信号

を出力する。一致回数カウンタ 3 3 は、一致検出回路 3 1 から出力された信号を計数するが、リセット端子 R から不一致検出回路 3 2 の出力信号が入力されると計数値をリセットする。すなわち、一致回数カウンタ 3 3 の計数値は、シンクパターン検出信号とフレームカウント信号とが連続して一致した回数となる。また、不一致回数カウンタ 3 4 は、不一致検出回路 3 2 から出力された信号を計数するが、リセット端子 R から一致検出回路 3 1 の出力信号が入力されると計数値をリセットする。すなわち、不一致回数カウンタ 3 4 の計数値は、シンクパ

ターン検出信号とフレームカウント信号とが連続して一致しなかった回数となる。
 【0085】ウィンドウ幅制御回路 3 5 は、一致回数カウンタ 3 3 の計数値及び不一致回数カウンタ 3 4 の計数値を基にしてウィンドウ時間領域の幅を設定し、設定した幅の間出力信号を“H”レベルにする。論理回路 3 6 は、ウィンドウ幅制御回路 3 5 の出力信号が“H”レベルのときにシンクパターン検出信号が入力されると、シンク信号を出力する。また、シンク内挿許可信号が“H”レベルのとき、フレームカウント信号のみが入力

されると内挿シンク信号を出力する。論理回路 3 7 は、ウィンドウ幅制御回路 3 5 の出力信号が“H”レベルの間にシンクパターン検出信号又はフレームカウント信号が入力されたとき、リセット信号を出力する。

【0086】また、ウィンドウ幅制御回路 3 5 は、ウィンドウ割り込み信号が入力されるとウィンドウ時間領域の幅を無限大に設定し、出力信号を“H”レベルにする。

【0087】図 8 に示すようなシンクマネージ回路を用いることによって、第 3 の実施形態に係るシンク検出回路を実現することができる。
 【0088】(第 4 の実施形態) 第 2 の実施形態において示した、フレームカウンタ信号のみが入力されたときに内挿シンク信号を出力する方法は、シンク信号を利用する回路の動作の信頼性を高めるのに極めて有効である。しかしながら、図 6 のタイミングチャートからもわかるように、シンクパターン検出信号がフレームカウント信号よりも遅れ、しかもウィンドウ時間領域内に入力された場合は、内挿シンク信号とシンクパターン検出信号によるシンク信号との 2 つのシンク信号が 1 フレーム中に出力される。このため、シンク信号を利用する回路の動作の信頼性が低下する可能性がある。

【0089】第 4 の実施形態は、1 フレームにつき 2 つ以上のシンク信号が出力されることを防ぐものである。

【0090】図 9 は、本発明の第 4 の実施形態に係るシンク検出回路の構成図である。図 9 において、1 0 はシンクパターン検出回路、2 0 はフレームカウンタ、4 0 はシンクマネージ回路、5 0 はエラー検出回路である。

【0091】シンクパターン検出回路 1 0 は、入力されるデジタルデータに対してシンクパターンマッチング

を行い、シンクパターンと同じビットパターンを検出したとき、シンクパターン検出信号を出力する。

【0092】フレームカウンタ 2 0 は、入力されるクロック信号を入力されるデジタルデータの 1 フレームのビット数分カウントしたとき、フレームカウント信号を出力する。シンクマネージ回路 4 0 からリセット信号が入力されたとき、クロック信号のカウントはリセットされる。

【0093】シンクマネージ回路 4 0 は、入力されたシンクパターン検出信号及びフレームカウント信号に応じて、シンク信号と同じ周期を持つ可変長の第 1 のウィンドウ時間領域及び第 2 のウィンドウ時間領域を回路内部に設定する。シンクパターン検出信号が第 1 のウィンドウ時間領域内に入力されたときは、第 1 のシンク信号を出力し、シンクパターン検出信号が第 1 のウィンドウ時間領域外に入力されたときは第 1 のシンク信号を出力しない。シンクパターン検出信号が第 2 のウィンドウ時間領域内に入力されたときは、第 2 のシンク信号を出力し、シンクパターン検出信号が第 2 のウィンドウ時間領域外に入力されたときは、第 2 のシンク信号を出力しない。また、第 1 のウィンドウ時間領域内にシンクパターン検出信号が入力されたとき及びフレームカウント信号が入力されたとき、リセット信号をフレームカウンタ 2 0 に出力する。

【0094】エラー検出回路 5 0 は、シンクマネージ回路 4 0 から出力された第 1 のシンク信号を基にして、入力されるデジタルデータのエラー判定を行う。

【0095】図 1 0 は、本発明の第 4 の実施形態に係るシンク検出方法における動作を説明するためのタイミングチャートである。

【0096】ここで、第 1 のウィンドウ時間領域の設定方法、第 1 のシンク信号及びリセット信号の出力方法については、第 3 の実施形態と同様である。また、第 2 のウィンドウ時間領域の設定方法、第 2 のシンク信号の出力方法についても第 3 の実施形態と同様であるが、第 2 のシンク信号が出力されたときに第 2 のウィンドウ時間領域が閉じられる点が異なっている。

【0097】まず、1 つめのシンクパターン検出信号は正しいタイミングで入力されているので、リセット信号、第 1 のシンク信号及び第 2 のシンク信号が出力される。

【0098】2 つめのシンクパターン検出信号からタイミングが後ろにずれたとする。第 1 のウィンドウ時間領域及び第 2 のウィンドウ時間領域から外れたために、第 1 のシンク信号及び第 2 のシンク信号は出力されない。フレームカウント信号が入力されたとき、内挿シンク信号が第 1 のシンク信号及び第 2 のシンク信号として出力される。

【0099】シンクパターン検出信号とフレームカウント信号とが同時に入力されないことが 2 回連続して起

10

20

30

40

50

ったので、次の第1のウィンドウ時間領域及び第2のウィンドウ時間領域の領域幅は広がる。すると、次のシンクパターン検出信号は、第1のウィンドウ時間領域に入るので第1のシンク信号が出力される。また、フレームカウンタ信号が入力されたときに内挿シンク信号が出力されているので、第1のシンク信号はこのフレームにおいて2つ出力される。

【0100】しかし、第2のウィンドウ時間領域は1つめの第2のシンク信号が出力されると共に閉じられるため、2つめの第2のシンク信号は出力されない。したがって、第2のシンク信号はこのフレームにおいて、内挿シンク信号だけが出力される。

【0101】また、シンクパターン検出信号が入力されたときリセット信号が出力されるので、次のシンクパターン信号からはフレームカウンタ信号とタイミングが一致することになる。

【0102】このように、第4の実施形態に係るシンク検出方法によると、第2のシンク信号は1フレームにつき必ず1つだけ出力され、2つ以上出力されることはない。したがって、この第2のシンク信号を利用することにより、シンク信号を利用する回路の動作の信頼性を高めることができる。

【0103】図11は、第4の実施形態に係るシンク検出回路におけるシンクマネージ回路の構成を示すブロック図であり、図9に示すシンクマネージ回路40に対応している。外部からクロック信号、シンクパターン検出信号、フレームカウンタ信号及びウィンドウ割り込み信号が入力され、シンク信号及びリセット信号を出力する。また、内挿シンク信号を出力するか否かを制御するシンク内挿許可信号が外部から与えられる。なお、図8に示したシンクマネージ回路の構成要素と共通の要素には同一の符号を使用し、ここでは説明を省略する。

【0104】第1のウィンドウ幅制御回路41は、一致回数カウンタ33の計数値及び不一致回数カウンタ34の計数値を基にしてウィンドウ時間領域の幅を設定し、設定した幅の間出力信号を“H”レベルにする。第1の論理回路としての論理回路42は、第1のウィンドウ幅制御回路41の出力信号が“H”レベルのときにシンクパターン検出信号が入力されると、第1のシンク信号を出力する。また、シンク内挿許可信号が“H”レベルのとき、フレームカウンタ信号のみが入力されると内挿シンク信号を出力する。論理回路43は、第1のウィンドウ幅制御回路41の出力信号が“H”レベルのときにシンクパターン検出信号又はフレームカウンタ信号が入力されたとき、リセット信号を出力する。

【0105】第2のウィンドウ幅制御回路44は、一致回数カウンタ33の計数値及び不一致回数カウンタ34の計数値を基にしてウィンドウ時間領域の幅を設定し、設定した幅の間出力信号を“H”レベルにする。第2の論理回路としての論理回路45は、第2のウィンドウ幅

制御回路44の出力信号が“H”レベルのときにシンクパターン検出信号が入力されると、第2のシンク信号を出力する。第2のシンク信号は第2のウィンドウ幅制御回路44にフィードバックされ、第2のウィンドウ幅制御回路44は第2のシンク信号が入力されると出力信号を“L”レベルにする。また、シンク内挿許可信号が“H”レベルのとき、フレームカウンタ信号のみが入力されると内挿シンク信号を出力する。

【0106】また、第1のウィンドウ幅制御回路41及び第2のウィンドウ幅制御回路44は、ウィンドウ割り込み信号が入力されるとウィンドウ時間領域の幅を無限大に設定し、出力信号を“H”レベルにする。

【0107】図11に示すようなシンクマネージ回路を用いることによって、第4の実施形態に係るシンク検出回路を実現することができる。

【0108】

【発明の効果】以上説明したように、本発明によると、ウィンドウ時間領域を設定することにより、正しいシンクパターン信号が挿入されているタイミングの近傍においてのみシンクパターンマッチングが行われるので、擬似シンクパターンの検出による誤動作を防止することができる。また、ウィンドウ時間領域の領域幅は可変長であり、シンクパターン検出信号のタイミングがずれてもその都度ウィンドウ時間領域の領域幅を制御することができるので、シンクパターン信号のタイミングのずれに対して、より柔軟に対応することができる。

【0109】さらに、内挿シンク信号を出力することにより、デジタル信号の各フレームにおいてシンク信号が欠落することがなくなるので、該シンク信号を利用する回路の動作の信頼性を向上させることができる。

【0110】さらに、外部からの割り込み信号による処理が備わっているため、ミニディスク装置における曲とばし再生のような通常とは異なる動作にも即時対応することができる。

【0111】さらに、1つのフレームにつき2つ以上のシンク信号が出力されないようにできるので、該シンク信号を利用する回路の動作の信頼性を向上させることができる。

【図面の簡単な説明】

【図1】本発明の第1～第3の実施形態に係るシンク検出回路の構成図である。

【図2】本発明に係るシンク検出方法におけるウィンドウ時間領域の設定方法を示すフローチャートである。

【図3】本発明の第1の実施形態に係るシンク検出方法における動作タイミングチャートである。

【図4】本発明の第1の実施形態に係るシンク検出方法における動作タイミングチャートである。

【図5】本発明の第1の実施形態に係るシンク検出方法における動作タイミングチャートである。

【図6】本発明の第2の実施形態に係るシンク検出方法

における動作タイミングチャートである。

【図 7】本発明の第 3 の実施形態に係るシンク検出方法における動作タイミングチャートである。

【図 8】本発明の第 3 の実施形態に係るシンク検出回路におけるシンクマネージ回路の構成図である。

【図 9】本発明の第 4 の実施形態に係るシンク検出回路の構成図である。

【図 10】本発明の第 4 の実施形態に係るシンク検出方法における動作タイミングチャートである。

【図 11】本発明の第 4 の実施形態に係るシンク検出回路におけるシンクマネージ回路の構成図である。

【図 12】ミニディスク装置の構成の概略を示すブロック図である。

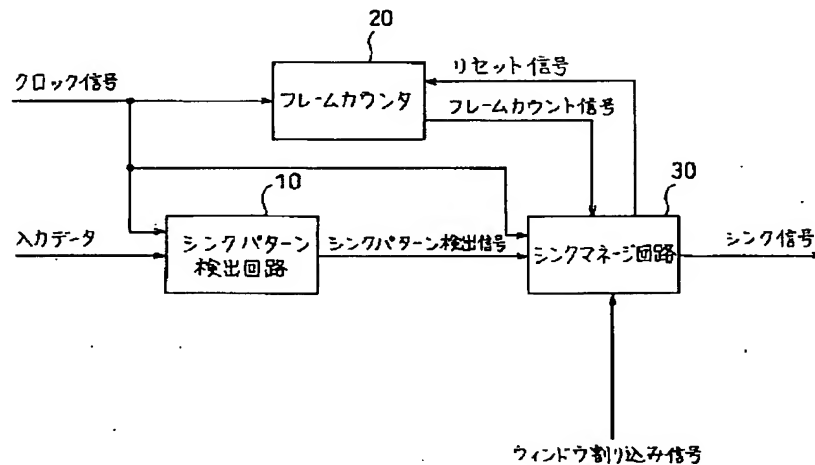
【図 13】E F M 復調回路の構成の概略を示すブロック図である。

【図 14】シンクパターンの一例を示す図である。

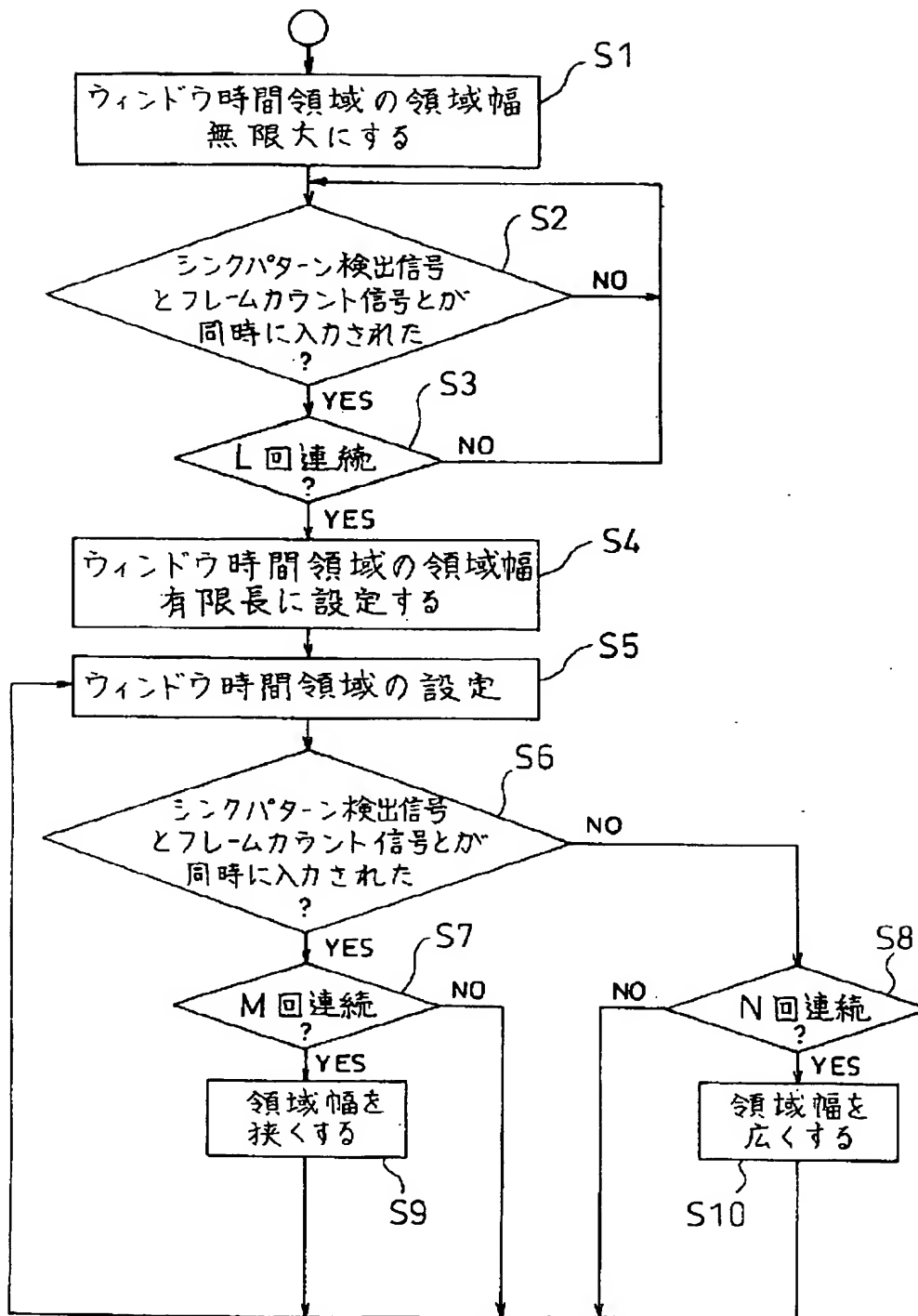
【符号の説明】

- * 1 0 シンクパターン検出回路
- 2 0 フレームカウンタ
- 3 0 シンクマネージ回路
- 3 1 一致検出回路
- 3 2 不一致検出回路
- 3 3 一致回数カウンタ
- 3 4 不一致回数カウンタ
- 3 5 ウィンドウ幅制御回路
- 3 6 論理回路
- 3 7 論理回路
- 4 0 シンクマネージ回路
- 4 1 第 1 のウィンドウ幅制御回路
- 4 2 論理回路 (第 1 の論理回路)
- 4 3 論理回路
- 4 4 第 1 のウィンドウ幅制御回路
- 4 5 論理回路 (第 2 の論理回路)
- * 5 0 エラー検出回路

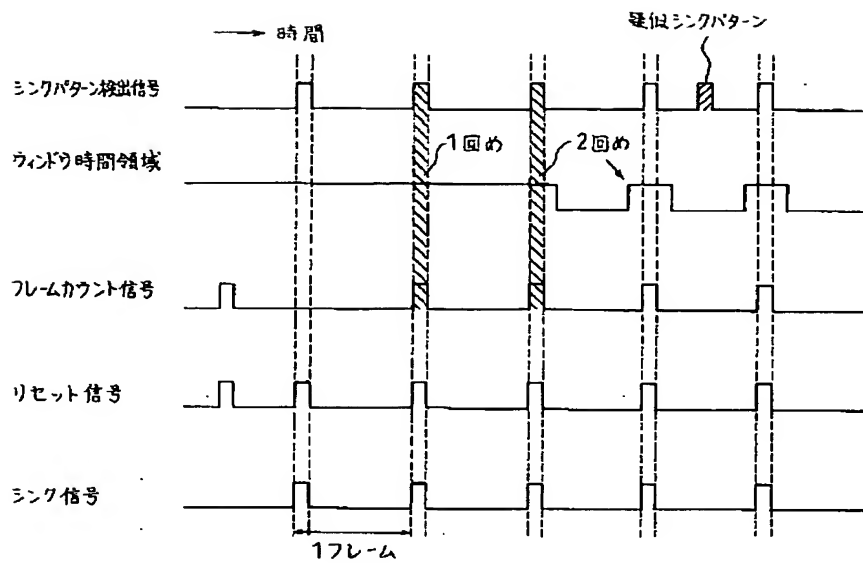
【図 1】



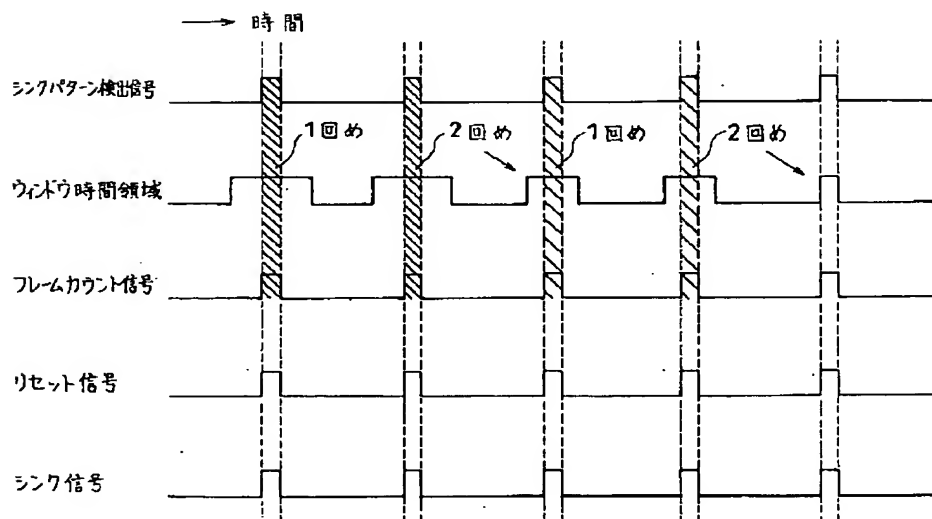
【図 2】



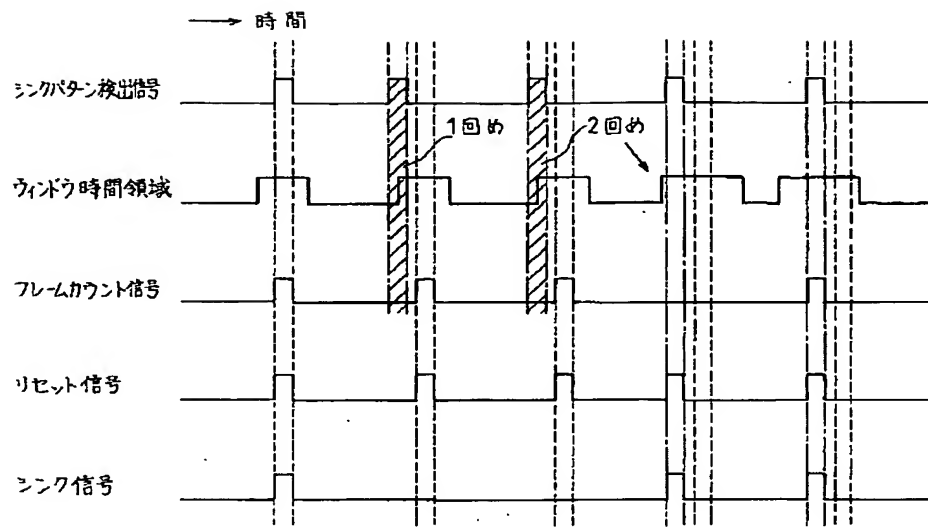
【図 3】



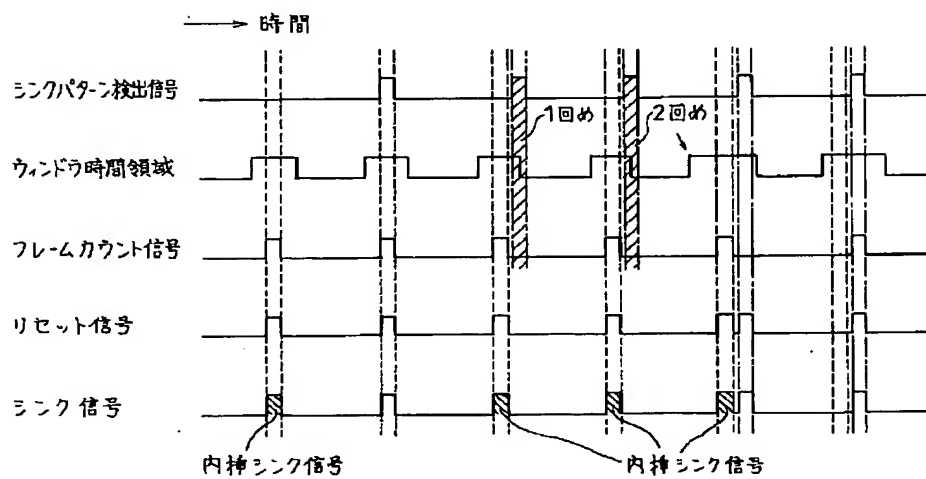
【図 4】



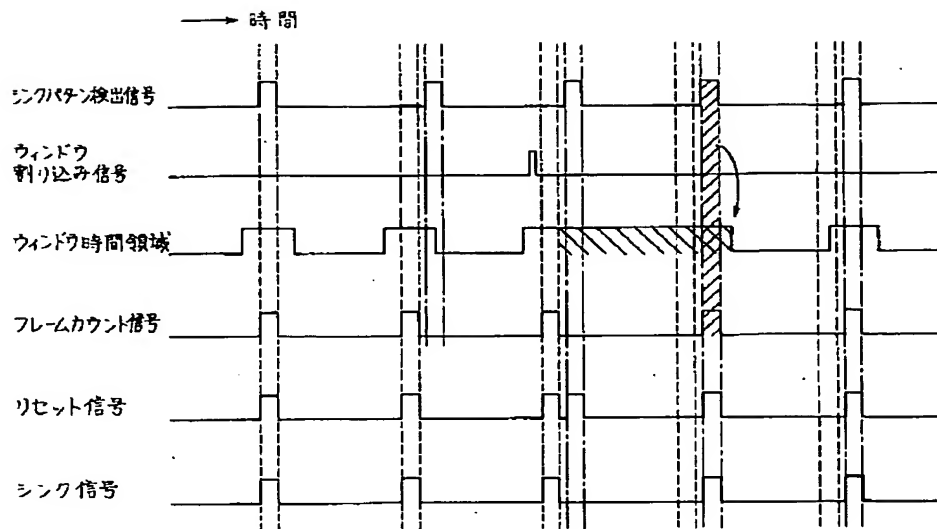
【図 5】



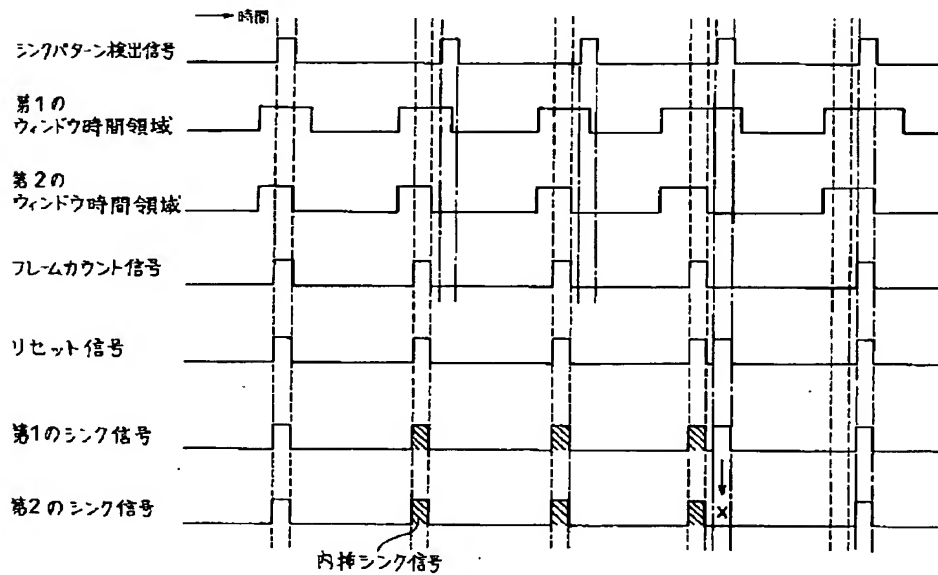
【図 6】



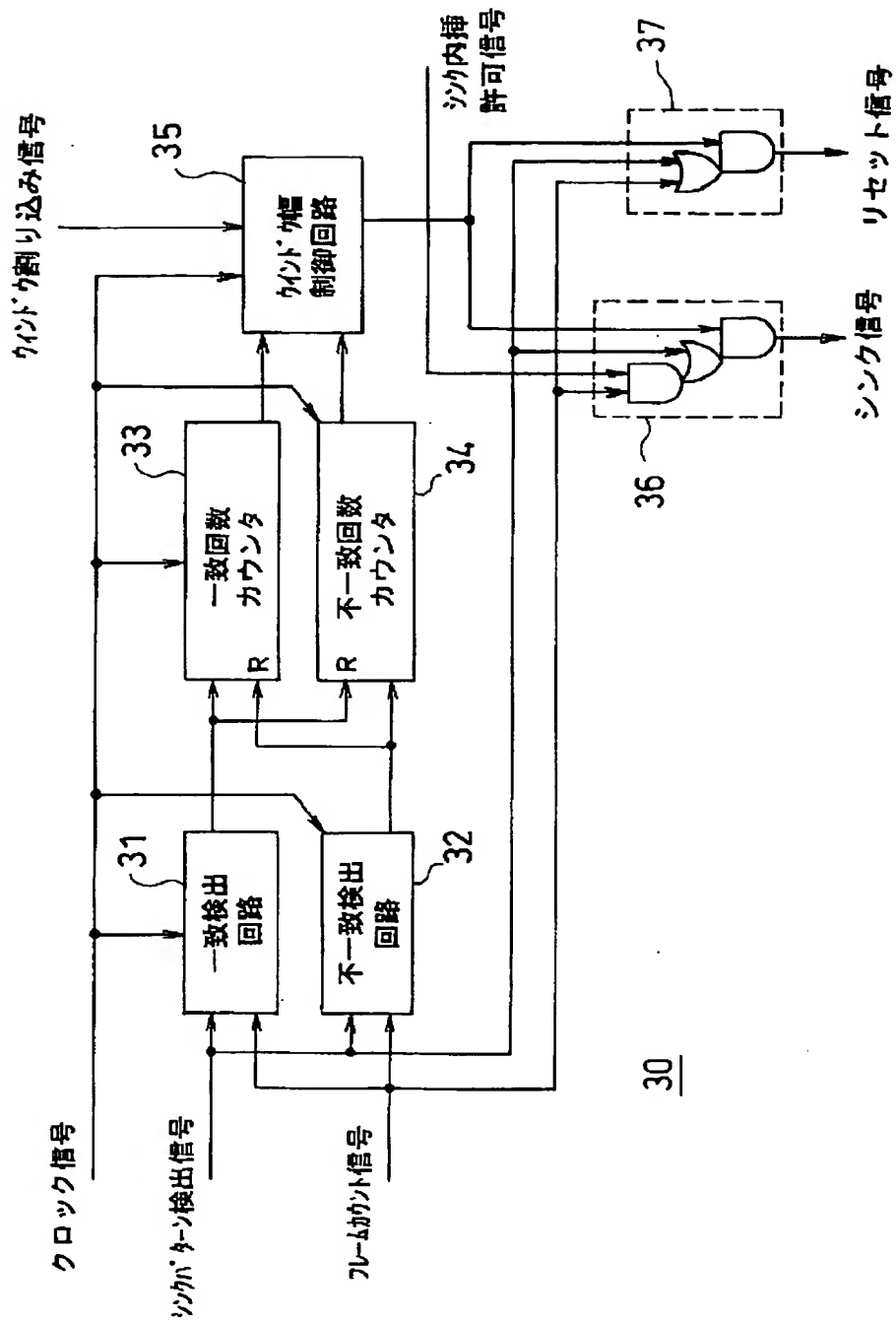
【図7】



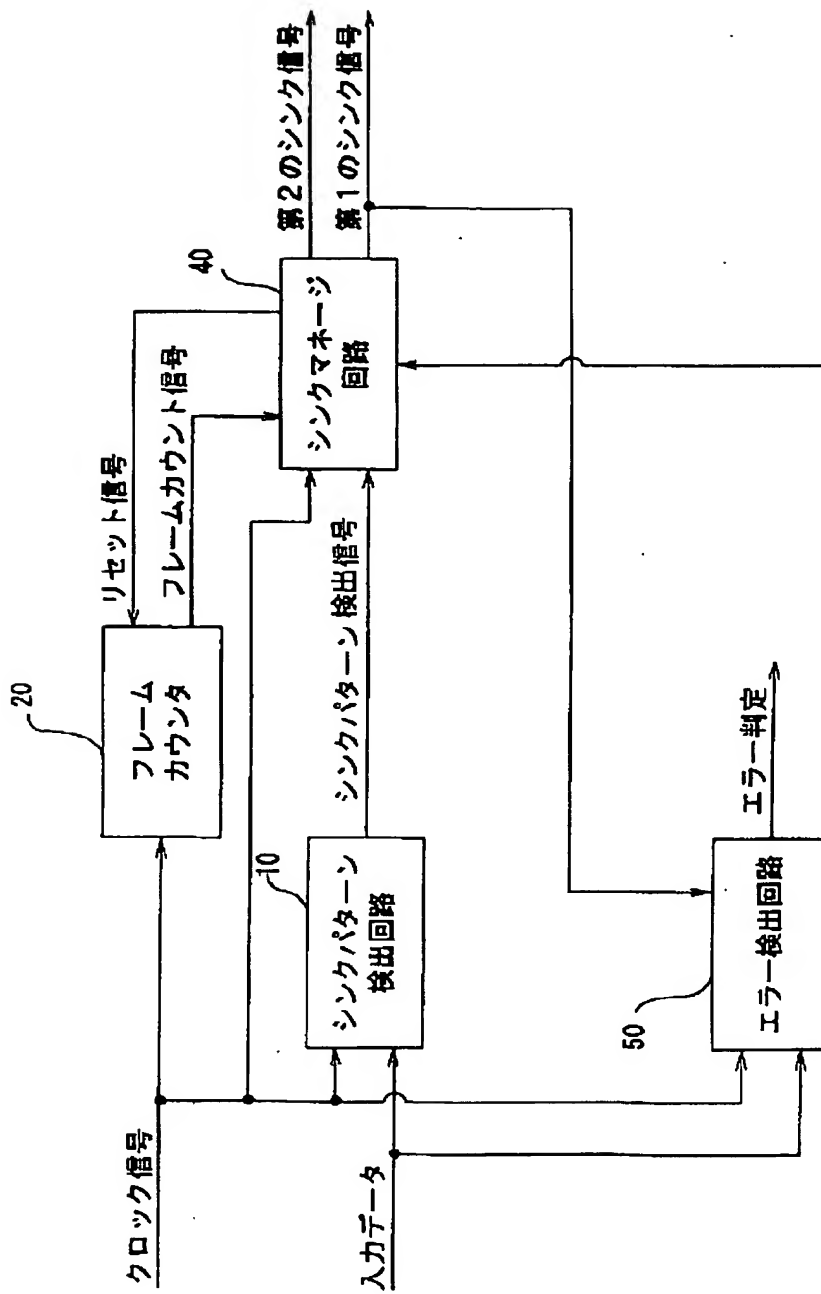
【図10】



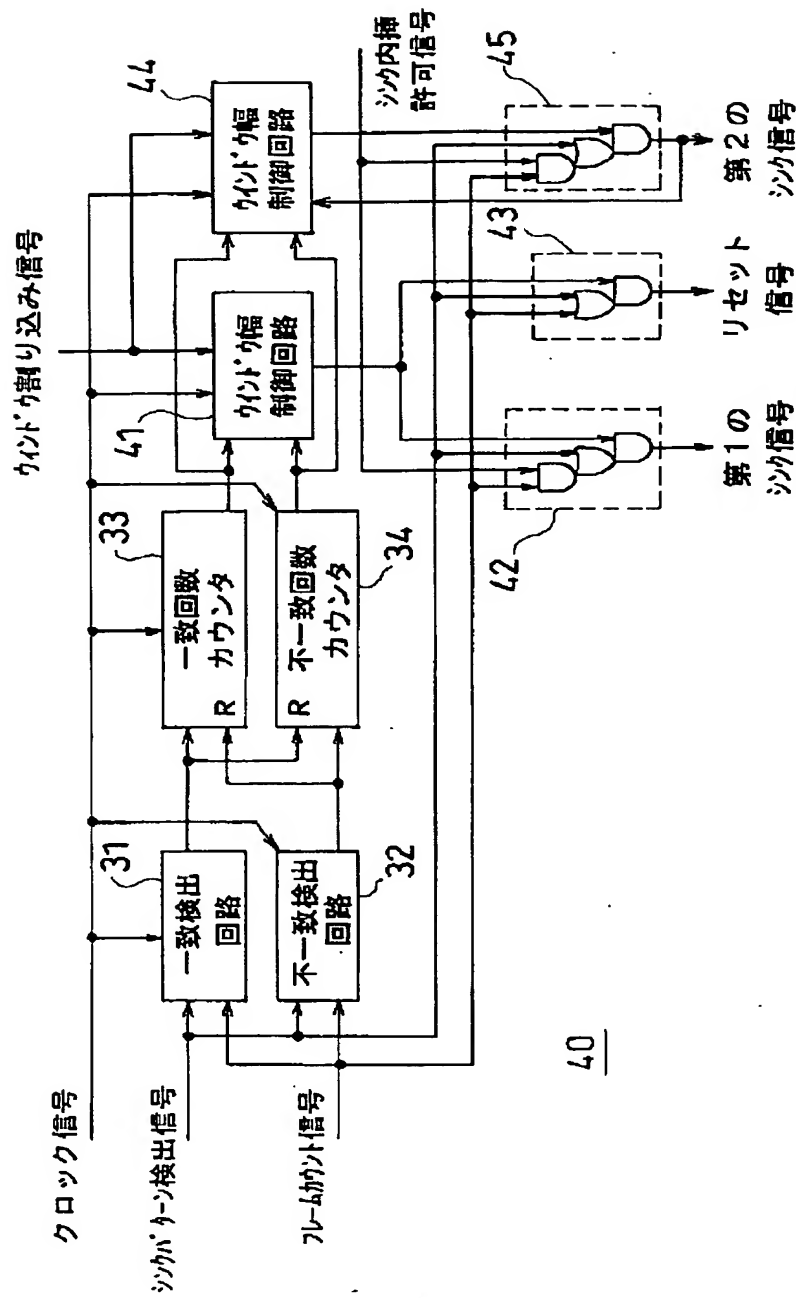
(図 8)



【図 9】

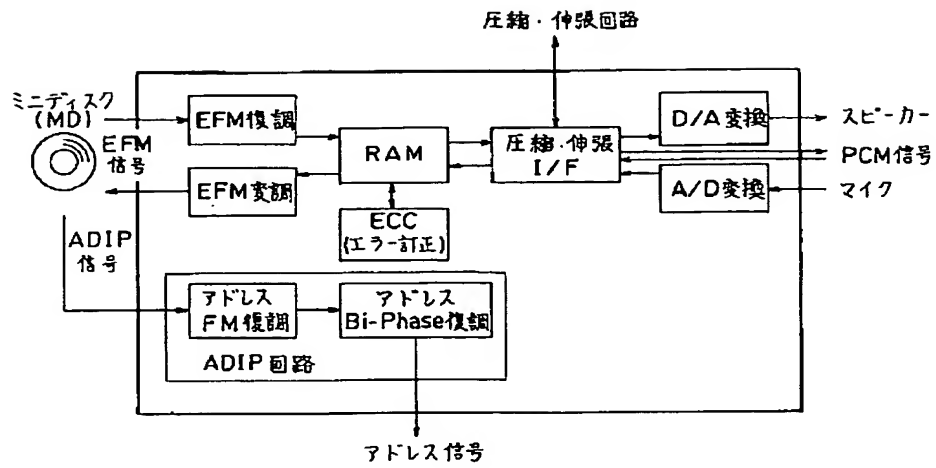


【図11】

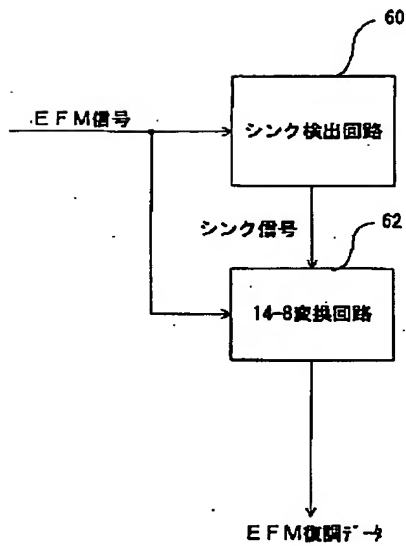


40

【図 12】

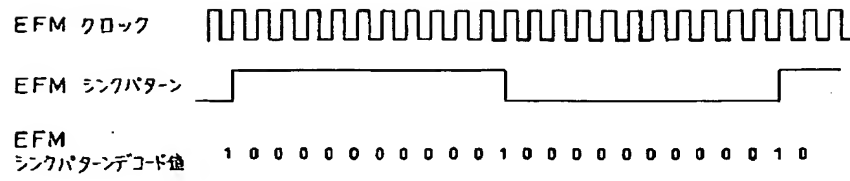


【図 13】



【図14】

(a)



(b)

